

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-072969
(43)Date of publication of application : 12.03.2002

(51)Int.CI. G09G 3/36
G02F 1/133
G09G 3/20

(21)Application number : 2000-255123

(71)Applicant : HITACHI LTD
HITACHI DEVICE ENG CO LTD

(22)Date of filing : 25.08.2000

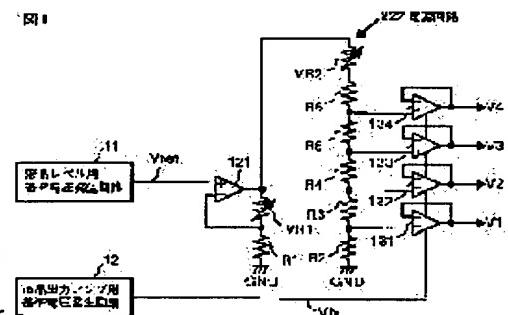
(72)Inventor : NOTOMI YUKINOBU
MIYAMOTO NAOKI
YAMAMOTO KATSUHIKO
ENDO KAZUYA
DAIMON KAZUO

(54) LIQUID CRYSTAL DRIVING CIRCUIT AND LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To suppress lowering in brightness of a liquid crystal panel and also in driving performance of a liquid crystal output amplifier.

SOLUTION: Because of the properties of the liquid crystal panel, the liquid crystal panel is decreased in a response speed as temperature decrease, and is also decreased in brightness. However, since a liquid crystal level reference voltage generation circuit (11) has a negative temperature characteristics, the liquid crystal level reference voltage increases at lower temperatures and compensates for the decrease in the response speed of the liquid crystal panel, and thereby the lightness of the liquid crystal is stabilized. The bias current in the liquid crystal output amplifiers (131-134) decreases as the temperature rises, and the driving performance of the liquid crystal output amplifiers themselves are lowered, however, since a reference voltage generation circuit 12 for the liquid crystal output amplifiers have a positive temperature characteristics, thereby the bias current of the liquid crystal output amplifiers is stabilized, and the amplifiers are prevented from lowering in the driving performance.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-72969

(P2002-72969A)

(43)公開日 平成14年3月12日 (2002.3.12)

(51)Int.Cl.

G 0 9 G 3/36

G 0 2 F 1/133

G 0 9 G 3/20

識別記号

5 2 0

6 1 2

6 2 1

6 7 0

F I

G 0 9 G 3/36

G 0 2 F 1/133

G 0 9 G 3/20

テーカートTM (参考)

2 H 0 9 3

5 2 0 5 C 0 0 6

6 1 2 E 5 C 0 8 0

6 2 1 Z

6 7 0 L

審査請求 未請求 請求項の数 5 O L (全 10 頁)

(21)出願番号

特願2000-255123(P2000-255123)

(22)出願日

平成12年8月25日 (2000.8.25)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71)出願人 000233088

日立デバイスエンジニアリング株式会社

千葉県茂原市早野3681番地

(72)発明者 納富 志信

千葉県茂原市早野3681番地 日立デバイス

エンジニアリング株式会社内

(74)代理人 100089071

弁理士 玉村 静世

最終頁に続く

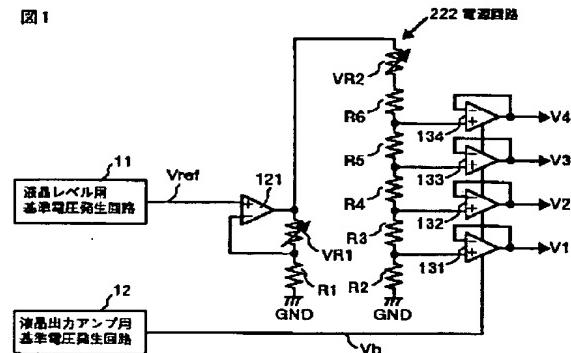
(54)【発明の名称】 液晶駆動回路及び液晶表示装置

(57)【要約】

【課題】 液晶パネルの明度低下と液晶出力アンプの駆動能力の低下とを軽減する。

【解決手段】 液晶パネルの性質上、温度が下がることにより液晶パネルの反応速度が低下され、明度も低下されてしまうが、液晶レベル用基準電圧発生回路(11)が負の温度特性を有するため、温度が低い場合には液晶レベル用基準電圧が高くなって液晶パネルの反応速度の低下が補われ、それによって液晶明度の安定化が図られる。温度が上がることによって液晶出力アンプ(131～134)内のバイアス電流が減少され、液晶出力アンプ自体の駆動能力が低下されるが、液晶出力アンプ用基準電圧発生回路12が正の温度特性を有することから、液晶出力アンプのバイアス電流の安定化が図られ、当該アンプの駆動能力低下が防止される。

図1



【特許請求の範囲】

【請求項1】 液晶パネルの駆動に使用される電圧を出力可能な電源回路と、上記電源回路の出力電圧を上記液晶パネルに供給することによって上記液晶パネルを駆動するための液晶ドライバとを含む液晶駆動回路であって、

上記電源回路は、負の温度特性を有し、液晶レベル用基準電圧を生成するための第1基準電圧発生回路と、

上記第1基準電圧発生回路によって生成された液晶レベル用基準電圧に基づいて、上記液晶パネルの駆動に使用される電圧を形成する出力アンプと、

正の温度特性有し、上記出力アンプに供給されるバイアス電圧を得るための第2基準電圧発生回路と、を含んで成ることを特徴とする液晶駆動回路。

【請求項2】 液晶パネルの駆動に使用される電圧を出力可能な電源回路と、上記電源回路の出力電圧を上記液晶パネルに供給することによって上記液晶パネルを駆動するための液晶ドライバとを含む液晶駆動回路であって、

上記電源回路は、負の温度特性を有し、液晶レベル用基準電圧を生成するための第1基準電圧発生回路と、

上記第1基準電圧発生回路によって生成された液晶レベル用基準電圧を昇圧するための昇圧用アンプと、

上記昇圧用アンプの出力電圧を互いにレベルが異なる複数の電圧に分圧するためのラダー抵抗と、

上記ラダー抵抗によって分圧された電圧に基づいて、上記液晶パネルの駆動に使用される電圧を形成する複数の出力アンプと、

正の温度特性有し、上記複数の出力アンプに供給されるバイアス電圧を得るための第2基準電圧発生回路と、を含んで成ることを特徴とする液晶駆動回路。

【請求項3】 上記第1基準電圧発生回路及び上記第2基準電圧発生回路は、

デプレシヨンタイプのトランジスタと、

上記デプレシヨンタイプのトランジスタに流れる電流に基づいて所定のカレントミラー比に応じた電流を得るためのカレントミラーレート回路と、

上記カレントミラーレート回路の出力電流を電圧に変換するためのトランジスタと、を含み、

上記第1基準電圧発生回路に含まれるカレントミラーレート回路のカレントミラー比と、上記第2基準電圧発生回路に含まれるカレントミラーレート回路のカレントミラー比とが互いに異なる値に設定されて成る請求項1又は2液晶駆動回路。

【請求項4】 上記カレントミラーレート回路は、カレントミラー比を変更可能なスイッチを含む請求項3記載の液晶駆動回路。

【請求項5】 請求項1乃至4の何れか1項記載の液晶駆動回路と、それによって駆動される液晶パネルと、を含んで成る液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶駆動技術、特に液晶パネルの画質の向上を図るための技術に関し、例えば小型液晶コントロールLSIに適用して有効な技術に関する。

【0002】

【従来の技術】表示装置の一例とされる液晶表示装置は、液晶パネル(LCD)と、この液晶パネルを駆動するための液晶コントローラLSIとを含んで成る。液晶コントローラLSIは、液晶パネルの駆動に使用される電圧を供給するための電源回路と、この電源回路の出力電圧に基づいて液晶パネルを駆動するための液晶ドライバと、上記液晶ドライバ及び電源回路の動作を制御するためのコントローラなどを含んで成る。電源回路は、基準電圧を発生させるための基準電圧発生回路と、この基準電圧発生回路の出力電圧に基づいて、液晶パネルの駆動に使用される電圧を形成するための液晶出力アンプなどを含んで成る。

【0003】尚、液晶表示装置について記載された文献の例としては、昭和58年8月20日に株式会社オーム社から発行された「電子通信ハンドブック(第473頁)」がある。

【0004】

【発明が解決しようとする課題】液晶コントロールLSIは、単結晶シリコン基板などの一つの半導体基板に形成される。そのような液晶コントローラLSIについて本願発明者が検討したところ、液晶パネルの温度特性との関係で液晶パネルの画質劣化を生ずることが見いだされた。

【0005】すなわち、電圧変化の無い状態で液晶パネルを駆動した場合、温度が下がることにより液晶パネルの反応速度が低下され、明度も低下されてしまう。

【0006】一方、液晶パネルを駆動するための電圧を出力する電源回路においては、温度が高いほど、液晶出力アンプの能力が低下する傾向を示す。これは温度が上がることによって液晶出力アンプ内のバイアス電流が減少され、液晶出力アンプ自体の駆動能力が低下されるためである。液晶出力アンプ駆動能力の低下は、液晶出力電圧の立ち上がり、立下りを鈍らせてることで、液晶パネルの画質を低下させる。

【0007】このように、液晶パネルの明度と液晶出力アンプの駆動能力は、一定の温度特性を持つ電源回路を使用する限り、トレードオフの関係にあるため、両特性の改善が困難とされる。

【0008】本発明の目的は、液晶パネルの明度低下と液晶出力アンプの駆動能力の低下とを同時に軽減するための技術を提供することにある。

【0009】本発明の前記並びにその他の目的と新規な特徴は本明細書の記述及び添付図面から明らかになるで

あろう。

【0010】

【課題を解決するための手段】本願において開示される発明のうち代表的なものの概要を簡単に説明すれば下記の通りである。

【0011】すなわち、液晶パネルの駆動に使用される電圧を出力可能な電源回路と、上記電源回路の出力電圧を上記液晶パネルに供給することによって上記液晶パネルを駆動するための液晶ドライバとを含んで液晶駆動回路が構成されるとき、負の温度特性を有し、液晶レベル用基準電圧を生成するための第1基準電圧発生回路と、上記第1基準電圧発生回路の出力電圧に基づいて、上記液晶パネルの駆動に使用される電圧を形成する出力アンプと、正の温度特性有し、上記出力アンプに供給されるバイアス電圧を得るための第2基準電圧発生回路とを含んで、上記電源回路を構成する。

【0012】上記の手段によれば、第1基準電圧発生回路は負の温度特性を有する。液晶パネルの性質上、温度が下がることにより液晶パネルの反応速度が低下され、明度も低下されてしまうが、上記のように第1基準電圧発生回路が負の温度特性を有するため、温度が低い場合には液晶レベル用基準電圧が高くなつて液晶パネルの反応速度の低下が補われ、それによって液晶明度の安定化が図られる。

【0013】また、第2基準電圧発生回路は、正の温度特性を有する。温度が上がることによって液晶出力アンプ内のバイアス電流が減少され、液晶出力アンプ自体の駆動能力が低下されるが、上記のように第2基準電圧発生回路が正の温度特性を有することから、液晶出力アンプのバイアス電流の安定化が図られ、当該アンプの駆動能力低下が軽減される。

【0014】このとき、上記第1基準電圧発生回路及び上記第2基準電圧発生回路は、デブレションタイプのトランジスタと、上記デブレションタイプのトランジスタに流れる電流に基づいて所定のカレントミラー比に応じた電流を得るためのカレントミラー回路と、上記カレントミラー回路の出力電流を電圧に変換するためのトランジスタとを設けることができる。

【0015】また、第1基準電圧発生回路の負の温度特性や、第2基準電圧発生回路の正の温度特性を容易に実現するには、上記第1基準電圧発生回路に含まれるカレントミラー回路のカレントミラー比と、上記第2基準電圧発生回路に含まれるカレントミラー回路のカレントミラー比とを調整するとよい。

【0016】さらに、上記カレントミラー回路には、カレントミラー比を変更可能なスイッチを含めることができる。

【0017】

【発明の実施の形態】図2には、本発明にかかる液晶表示装置の構成例が示される。

【0018】図2に示される液晶表示装置20は、特に制限されないが、携帯用情報端末に搭載されるもので、液晶表示パネル21と、それを駆動するための小型液晶コントローラLSI22とを含んで成る。小型液晶コントローラLSI22は、特に制限されないが、上記液晶パネル21の駆動に使用される電圧を供給するための電源回路222と、この電源回路222の出力電圧に基づいて上記液晶パネル21を駆動するための液晶ドライバ221と、上記液晶ドライバ221及び電源回路222の動作を制御するためのコントローラ223とを含み、例えば公知の半導体集積回路製造技術により、単結晶シリコン基板などの一つの半導体基板に形成される。液晶パネル21は、複数の液晶素子が格子状に配列され、上記液晶ドライバ221の出力に基づく画像表示を可能とする。

【0019】図1には上記電源回路222の構成例が示される。

【0020】図1に示されるように、上記電源回路222は、液晶レベル用基準電圧を生成するための液晶レベル用基準電圧発生回路（第1基準電圧発生回路）11

20 と、この液晶レベル用基準電圧発生回路の出力電圧を昇圧するための昇圧用アンプ131と、この昇圧用アンプ131のゲイン調整のための可変抵抗器VR1及びそれに直列接続された抵抗R1と、液晶パネル21のコントラスト調整を可能とするための可変抵抗器VR2、及びこの可変抵抗器VR2を介して取り込まれた電圧を互いにレベルが異なる複数の電圧に分圧するためのラダー抵抗R2、R3、R4、R6と、上記ラダー抵抗R2、R3、R4、R6の分圧出力電圧に基づいて、上記液晶パネル21の駆動に使用される電圧を形成するための液晶出力アンプ131、132、133、134と、この液晶出力アンプ131、132、133、134に供給されるバイアス電圧Vbを発生するための液晶出力アンプ用基準電圧発生回路（第2基準電圧発生回路）12とを含んで成る。

【0021】液晶レベル用基準電圧発生回路11から出力される液晶レベル用基準電圧Vrefは、液晶レベル昇圧用アンプ121の非反転入力端子（+）に伝達される。この液晶レベル昇圧用アンプ121の出力端子と反

40 転入力端子（-）との間には可変抵抗VR1が結合されている。可変抵抗VR1は液晶レベル昇圧用アンプ121の帰還量を調整することができ、この可変抵抗VR1と抵抗R1との関係によって液晶レベル昇圧用アンプ121のゲインが決定される。液晶レベル昇圧用アンプ121の出力電圧はコントラスト調整用の可変抵抗VR2を介して分圧抵抗R2～R6に印加される。分圧抵抗R2、R3の直列接続ノードからの出力電圧は液晶出力アンプ131の非反転入力端子に伝達される。分圧抵抗R3、R4の直列接続ノードからの出力電圧は液晶出力アンプ132の非反転入力端子に伝達される。分圧抵抗R

4, R5の直列接続ノードからの出力電圧は液晶出力アンプ133の非反転入力端子に伝達される。分圧抵抗R5, R6の直列接続ノードからの出力電圧は液晶出力アンプ134の非反転入力端子に伝達される。液晶出力アンプ131～134は、その出力端子と反転入力端子とが結合されたボルテージホロワとされる。

【0022】ここで、上記液晶レベル用基準電圧発生回路11は負の温度特性を有し、上記液晶出力アンプ用基準電圧発生回路12は正の温度特性を有する。負の温度特性や正の温度特性は、特に制限されないが、カレントミラー回路のカレントミラー比を調整することで実現することができる。

【0023】図3には上記液晶ドライバ22の構成例が示される。

【0024】図3に示されるように、上記液晶ドライバ22は、複数個の駆動回路31-1, 31-2, …, 31-X(Xは正の整数)を有する。この複数個の駆動回路31-1, 31-2, …, 31-Xは互いに同一構成であるので、ここでは駆動回路31-1についてのみ詳細に説明する。

【0025】駆動回路31-1は、nチャンネル型MOSトランジスタQ11, Q12、及びpチャンネル型MOSトランジスタQ13, Q14を含む。このMOSトランジスタQ11～Q14のゲート電極には、それぞれ対応する液晶レベル選択信号IN11, IN12, IN13, IN14が伝達されるようになっている。液晶レベル選択信号IN11, IN12, IN13, IN14は、表示データに応じて、図2に示されるコントローラ223から出力される信号であり、この信号に従って、対応する液晶レベルが液晶パネル21を選択的に供給される。例えば、液晶レベル選択信号IN11がハイレベルにアサートされたとき、nチャンネル型MOSトランジスタQ11がオンされて液晶レベルV1が液晶パネル21に選択的に供給される。液晶レベル選択信号IN12がハイレベルにアサートされたとき、nチャンネル型MOSトランジスタQ12がオンされて液晶レベルV2が液晶パネル21に選択的に供給される。液晶レベル選択信号IN13がローレベルにアサートされたとき、pチャンネル型MOSトランジスタQ13がオンされて液晶レベルV3が液晶パネル21に選択的に供給される。液晶レベル選択信号IN14がローレベルにアサートされたとき、pチャンネル型MOSトランジスタQ14がオンされて液晶レベルV4が液晶パネル21に選択的に供給される。

【0026】図4には液晶レベル用基準電圧発生回路11の構成例が示される。

【0027】nチャンネル型MOSトランジスタQ45, Q46が直列接続され、それにpチャンネル型MOSトランジスタQ41が直列接続される。50個のpチャンネル型MOSトランジスタQ42-1～Q42-5

0が上記pチャンネル型MOSトランジスタQ41にカレントミラー結合されることによりカレントミラー回路40形成される。pチャンネル型MOSトランジスタQ41及びQ42-1～Q42-50のゲートサイズは互いに等しくされ、カレントミラー比(これをMで示す)は1/50とされる。また、上記pチャンネル型MOSトランジスタQ42-1～Q42-50に対してpチャンネル型MOSトランジスタQ43が直列接続され、このpチャンネル型MOSトランジスタQ43のゲート電極に、MOSトランジスタQ41, Q45の直列接続ノードの電圧が供給されることにより、バイアス電圧Vrefの電源電圧依存性の低減が図られる。上記pチャンネル型MOSトランジスタQ43には、電流-電圧変換のためのnチャンネル型MOSトランジスタQ44が直列接続される。pチャンネル型MOSトランジスタQ43とnチャンネル型MOSトランジスタQ44との直列接続ノードから、液晶レベル用基準電圧Vrefが得られる。この液晶レベル用基準電圧Vrefは、図1に示されるように、液晶レベル昇圧用アンプ121に伝達される。

【0028】尚、図4において、nチャンネル型MOSトランジスタQ45, Q46のみデプレーションタイプであり、その他はエンハンスマントタイプである。

【0029】図5には上記液晶出力アンプ用基準電圧発生回路12の構成例が示される。

【0030】nチャンネル型MOSトランジスタQ55, Q56が直列接続され、それにpチャンネル型MOSトランジスタQ51が直列接続される。pチャンネル型MOSトランジスタQ52が上記pチャンネル型MOSトランジスタQ51にカレントミラー結合することによりカレントミラー回路50が形成される。pチャンネル型MOSトランジスタQ51及びQ52のゲートサイズは互いに等しくされ、上記カレントミラー結合によるカレントミラー比(これをMで示す)は1/1とされる。また、上記pチャンネル型MOSトランジスタQ52に対してpチャンネル型MOSトランジスタQ53が直列接続され、このpチャンネル型MOSトランジスタQ53のゲート電極に、MOSトランジスタQ51, Q55の直列接続ノードの電圧が供給されることにより、液晶レベル用基準電圧Vrefの電源電圧依存性の低減が図られる。

pチャンネル型MOSトランジスタQ53には、電流-電圧変換のためのnチャンネル型MOSトランジスタQ54が直列接続される。pチャンネル型MOSトランジスタQ53とnチャンネル型MOSトランジスタQ54との直列接続ノードから、液晶出力アンプ用バイアス電圧Vbが得られる。この液晶出力アンプ用バイアス電圧Vbは、図1に示されるように、液晶出力アンプ131～134に伝達される。

【0031】尚、図5において、nチャンネル型MOSトランジスタQ55, Q56のみデプレーションタイプで

あり、その他はエンハンスマントタイプである。

【0032】ここで、図4に示される液晶レベル用基準電圧発生回路11の動作原理について説明する。

【0033】液晶レベル用基準電圧発生回路11の出力電圧V_{ref}は、次式によって示される。

【0034】

【数1】

数1

$$V_{ref} = V_{thne} - \sqrt{M \frac{\beta_{nd}}{\beta_{ne}}} \times V_{thnd}$$

【0035】数1において、V_{thne}はエンハンスマントタイプのnチャンネル型MOSトランジスタのしきい値、β_{ne}はエンハンスマントタイプのnチャンネル型MOSトランジスタのトランスクンダクタンス、Mはカレントミラー比、V_{thnd}はデブリーションタイプのnチャンネル型MOSトランジスタのしきい値、β_{nd}はデブリーションタイプのnチャンネル型MOSトランジスタのトランスクンダクタンスである。ここで、トランスクンダクタンスβは、次式で示されるように、それぞれエンハンスマントタイプのnチャンネル型MOSトランジスタ、デブリーションタイプのnチャンネル型MOSトランジスタのゲートサイズによって決定される。尚、μは移動度、C_{ox}はゲート容量、Wはゲート幅、Lはゲート長である。

【0036】

【数2】

数2

$$\beta_{ne} = \mu_{ne} C_{ox} \frac{W}{L}$$

【0037】

【数3】

数3

$$\beta_{nd} = \mu_{nd} C_{ox} \frac{W}{L}$$

【0038】そして、液晶レベル用基準電圧発生回路11の温度特性は、次式で示される。

【0039】

【数4】

数4

$$\frac{\delta V_{ref}}{\delta T} = \frac{\delta V_{thne}}{\delta T} - \sqrt{M \frac{\beta_{nd}}{\beta_{ne}}} \times \frac{\delta V_{thnd}}{\delta T}$$

【0040】実際にはβ_{nd}、β_{ne}共に所定の温度特性を持っているが、それは、(β_{nd}/β_{ne})とした場合には数4に対して十分に小さな値となる。数4より、この液晶レベル用基準電圧発生回路11の温度特性は、V_{thnd}の温度特性にかかる係数であるカレントミラー比Mを変えることによって調整可能となる。

【0041】尚、図5に示される液晶出力用基準電圧発生回路12においても、同様であり、液晶出力用基準電圧発生回路12の温度特性は、V_{thnd}の温度特性に

かかる係数であるカレントミラー比Mを変えることによって調整可能となる。

【0042】図6には、図4や図5に示されるような基準電圧発生回路の温度特性が示される。

【0043】図6から明らかなように、カレントミラーハ回路におけるカレントミラー比(M)の違いによって回路の温度特性が変わる。例えば図4に示されるように、pチャンネル型MOSトランジスタQ41に、50個のpチャンネル型MOSトランジスタQ42-1~Q42-50がカレントミラー結合されることにより、カレントミラー比が、M=1/50となる場合には、負の温度特性が実現される。また、図5に示されるように、pチャンネル型MOSトランジスタQ51にpチャンネル型MOSトランジスタQ52がカレントミラー結合されることにより、カレントミラー比が、M=1/1となる場合には、正の温度特性を得ることができる。

【0044】図7には上記液晶出力アンプ131の構成例が示される。

【0045】nチャンネル型MOSトランジスタQ72、Q73は、ソース電極がnチャンネル型MOSトランジスタQ71を介してグランドGNDに結合されることで差動結合される。nチャンネル型MOSトランジスタQ71は、ゲート電極に所定のバイアス電圧V_bが供給されることによって定電流源として機能する。バイアス電圧V_bは、上記液晶出力アンプ用基準電圧発生回路12によって供給される。また、上記nチャンネル型MOSトランジスタQ72、Q73のドレイン電極は、それぞれ対応するpチャンネル型MOSトランジスタQ74、Q75を介して高電位側電源Vddに結合される。

pチャンネル型MOSトランジスタQ74は、pチャンネル型MOSトランジスタQ75にミラー結合されている。nチャンネル型MOSトランジスタQ72のゲート電極から非反転入力端子(+)が引き出され、nチャンネル型MOSトランジスタQ73のゲート電極から反転入力端子(-)が引き出される。pチャンネル型MOSトランジスタQ74とnチャンネル型MOSトランジスタQ72との直列接続ノードから、差動対の出力が得られ、それが後段のpチャンネル型MOSトランジスタQ76のゲート電極に伝達される。pチャンネル型MOSトランジスタ76のソース電極は高電位側電源Vddに結合される。pチャンネル型MOSトランジスタQ76のドレイン電極は、nチャンネル型MOSトランジスタQ77を介してグランドGNDに結合される。nチャンネル型MOSトランジスタQ77は、ゲート電極に所定のバイアス電圧V_bが供給されることにより、定電流源として機能する。pチャンネル型MOSトランジスタQ76とnチャンネル型MOSトランジスタQ77との直列接続ノードから、この液晶出力アンプ131の出力電圧V₁が得られる。また、pチャンネル型MOSトランジスタQ76とnチャンネル型MOSトランジスタQ77

40 トランジスタ76のソース電極は高電位側電源Vddに結合される。pチャンネル型MOSトランジスタQ76のドレイン電極は、nチャンネル型MOSトランジスタQ77を介してグランドGNDに結合される。nチャンネル型MOSトランジスタQ77は、ゲート電極に所定のバイアス電圧V_bが供給されることにより、定電流源として機能する。pチャンネル型MOSトランジスタQ76とnチャンネル型MOSトランジスタQ77との直列接続ノードから、この液晶出力アンプ131の出力電圧V₁が得られる。また、pチャンネル型MOSトランジスタQ76とnチャンネル型MOSトランジスタQ77

7との直列接続ノードには、出力電圧V1のレベルを安定化させるためのキャパシタC1が設けられる。

【0046】尚、他の液晶出力アンプ132～134も上記液晶出力アンプ131と同様に構成される。

【0047】図9には、図1に示される電源回路222の比較対象とされる回路が示される。

【0048】図9に示される電源回路90が、図1に示される電源回路222と大きく異なるのは、液晶レベル用基準電圧Vrefとバイアス電圧Vbとが、共通の基準電圧発生回路91によって形成される点である。この基準電圧発生回路91の温度特性はほぼ一定(0%/°C)とされる。

【0049】液晶パネル21は、図10に示されるように、温度が低いほど液晶の明度が低下する特性を有する。つまり、同電圧で液晶パネル21を駆動しても温度が下がることにより液晶パネル21の反応速度が低下され、それによって液晶の明度が下がってしまう。

【0050】また、液晶出力アンプ131～134は、図11に示されるように、温度が上がることにより、当該液晶出力アンプの駆動能力が低下される。これは、温度が上がることにより、液晶出力アンプ内で使用されるバイアス電流が減少されることで、アンプ自体の駆動能力が低下されるためである。液晶出力アンプの駆動能力の低下は、液晶出力電圧の立ち上がり、立ち下がりを鈍らせる他、雑音への反応も鈍くなり、液晶パネルの画質劣化を招く。

【0051】例えば基準電圧発生回路91に負の温度特性を持たせれば、温度が低い場合、液晶レベル用基準電圧が高くなり、液晶パネルの反応速度の低下を補い、液晶明度を一定に保つことができるが、そうすると、温度が低い場合に、バイアス電圧が不希望に上昇することになるため好ましくない。また、基準電圧に正の温度特性を持たせると、液晶出力アンプ131～134のバイアス電流を一定に保ち、アンプの駆動能力低下を防止することができるが、そうすると、温度の上昇に応じて液晶レベル用基準電圧が高くなってしまうので好ましくない。

【0052】上記のように例えば基準電圧発生回路91に負の温度特性を持たせれば、温度が低い場合、液晶レベル用基準電圧が高くなり、液晶パネルの反応速度の低下を補い、液晶明度を一定に保つことができるし、基準電圧に正の温度特性を持たせると、液晶出力アンプのバイアス電流を一定に保ち、アンプの駆動能力低下を防止することができるが、单一の基準電圧発生回路91において、負の温度特性と正の温度特性を実現することはできない。

【0053】これに対して、図1に示される電源回路222においては、負の温度特性を有し、液晶レベル用基準電圧を生成するための液晶レベル用基準電圧発生回路11と、正の温度特性有し、上記液晶出力アンプに供給

されるバイアス電圧Vbを得るための液晶出力アンプ用基準電圧発生回路12とが設けられることにより、液晶パネル21の温度特性と、液晶出力アンプ131～134の温度特性とが、それぞれ同時に相殺され、それにより、液晶の明度低下及び画質劣化の双方が改善される。

【0054】上記例によれば、以下の作用効果を得ることができる。

【0055】(1) 液晶パネル21の性質上、温度が下がることにより液晶パネル21の反応速度が低下され、明度も低下されてしまうが、液晶レベル用基準電圧発生回路11が負の温度特性を有するため、温度が低い場合には液晶レベル用基準電圧が高くなって液晶パネルの反応速度の低下が補われ、それによって液晶明度が一定に保たれる。

【0056】(2) 温度が上がることによって液晶出力アンプ131～134内のバイアス電流が減少され、液晶出力アンプ自体の駆動能力が低下されるが、液晶出力アンプ用基準電圧発生回路12が正の温度特性を有することから、液晶出力アンプのバイアス電流が一定に保たれ、当該アンプ131～134の駆動能力低下が防止される。

【0057】(3) 上記のように液晶パネル21の液晶明度が一定に保たれ、また、液晶出力アンプ131～134のバイアス電流が一定に保たれることにより、液晶パネル21の画質向上を図ることができる。

【0058】(4) 液晶レベル用基準電圧発生回路11の負の温度特性や、液晶出力アンプ用基準電圧発生回路12の正の温度特性は、カレントミラー回路のカレントミラー比を調整することによって容易に実現することができる。

【0059】以上本発明者によってなされた発明を具体的に説明したが、本発明はそれに限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0060】例えば、液晶レベル用基準電圧発生回路11や液晶出力アンプ用基準電圧発生回路12において、カレントミラー比を変更可能なスイッチを設けることができる。図8にはその場合の構成例が示される。

【0061】nチャンネル型MOSトランジスタQ85、Q86が直列接続され、それにカレントミラー回路80が結合される。このカレントミラー回路80は、pチャンネル型MOSトランジスタQ81-1、Q81-2、Q81-3、Q82-1、Q82-2、Q82-3、及びスイッチ88-1、88-2、87-1、87-2が結合されて成る。pチャンネル型MOSトランジスタQ81-2、Q81-3のソース電極は、それぞれ対応するスイッチ88-1、88-2を介して高電位側電源Vddに結合される。pチャンネル型MOSトランジスタQ82-2、Q82-3は、それぞれ対応するスイッチ87-1、87-2を介して高電位側電源Vdd

11

に結合される。上記スイッチ88-1, 88-2, 87-1, 87-2は、デコーダ80の出力信号によって駆動制御される。デコーダ80は、レジスタ81の出力信号をデコードする。また、pチャンネル型MOSトランジスタQ83, Q84が直列接続され、この直列接続ノードから出力電圧が得られる。上記スイッチ88-1, 88-2, 87-1, 87-2の状態によって、カレントミラー回路80におけるカレントミラー比が制御される。例えば、デコーダ80の出力信号によってスイッチ88-1, 99-2がオフされ、スイッチ87-1, 87-2がオンされた場合、カレントミラー比は、 $M=1/3$ となる。カレントミラー比によって、負の温度特性や正の温度特性を得ることができるので、レジスタ81の保持情報によってこの基準電圧発生回路の温度特性が決定される。レジスタ81の保持情報はコントローラ223によって変更することができる。図1に示される液晶レベル用基準電圧発生回路11や液晶出力アンプ用基準電圧発生回路12として、例えば図8に示されるようにカレントミラー比の変更を可能とする構成を採用すると、液晶出力アンプ131～134や液晶パネル21の温度特性に応じて、液晶レベル用基準電圧発生回路11や液晶出力アンプ用基準電圧発生回路12の温度特性を最適化することができる。

【0062】尚、図8において、nチャンネル型MOSトランジスタQ85, Q86のみデプレーションタイプであり、その他はエンハンスマントタイプである。

【0063】また、液晶レベル用基準電圧発生回路11や液晶出力アンプ用基準電圧発生回路12を、小型液晶コントローラLSI22の外部に配置するようにしても良い。

【0064】以上の説明では主として本発明者によってなされた発明をその背景となった利用分野である小型液晶コントローラLSIに適用した場合について説明したが、本発明はそれに限定されるものではなく、液晶を駆動するための回路に広く適用することができる。

【0065】本発明は、少なくとも液晶パネルの駆動に使用される電圧を出力可能な電源回路を含むことを条件に適用することができる。

【0066】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば下記の通りである。

【0067】すなわち、液晶パネルの性質上、温度が下がることにより液晶パネルの反応速度が低下され、明度

12

も低下されてしまうが、第1基準電圧発生回路が負の温度特性を有するため、温度が低い場合には液晶レベル用基準電圧が高くなつて液晶パネルの反応速度の低下が補われ、それによって液晶明度の安定化が図られる。また、温度が上がることによって液晶出力アンプ内のバイアス電流が減少され、液晶出力アンプ自体の駆動能力が低下されるが、第2基準電圧発生回路が正の温度特性を有することから、液晶出力アンプのバイアス電流の安定化が図られ、当該アンプの駆動能力低下が防止される。

これにより、液晶パネルの画質向上を図ることができる。

【図面の簡単な説明】

【図1】本発明にかかる液晶表示装置における小型液晶コントローラLSIに含まれる電源回路の構成例回路図である。

【図2】上記液晶表示装置の全体的な構成例ブロック図である。

【図3】上記小型液晶コントローラLSIに含まれる液晶ドライバの構成例回路図である。

【図4】上記電源回路に含まれる液晶レベル用基準電圧発生回路の構成例回路図である。

【図5】上記電源回路に含まれる液晶出力アンプ用基準電圧発生回路の構成例回路図である。

【図6】基準電圧発生回路の温度特性図である。

【図7】上記電源回路に含まれる液晶出力アンプの構成例回路図である。

【図8】上記液晶レベル用基準電圧発生回路や上記液晶出力アンプ用基準電圧発生回路の別の構成例回路図である。

【図9】図1に示される電源回路の比較対象とされる電源回路の構成例回路図である。

【図10】液晶パネルの温度特性図である。

【図11】液晶出力アンプの温度特性図である。

【符号の説明】

11 液晶レベル用基準電圧

12 液晶出力アンプ用基準電圧発生回路

21 液晶パネル

22 小型液晶コントローラLSI

40, 50, 80 カレントミラー回路

121 液晶レベル昇圧用アンプ

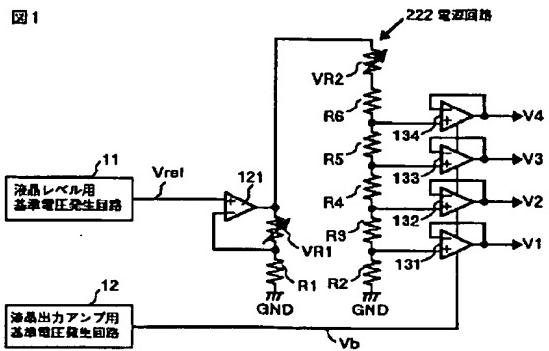
131～134 液晶出力アンプ

221 液晶ドライバ

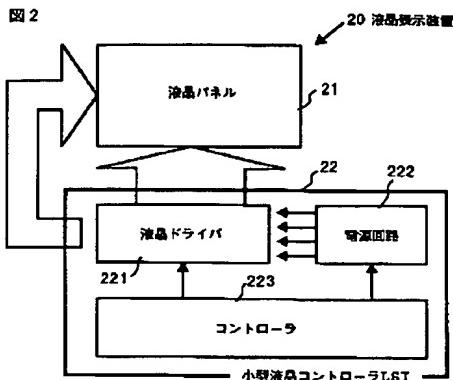
222 電源回路

223 コントローラ

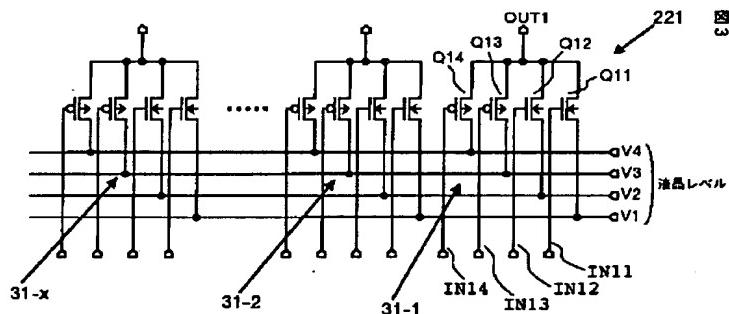
〔図1〕



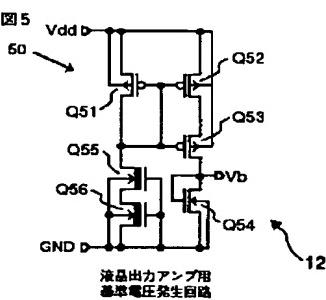
[図2]



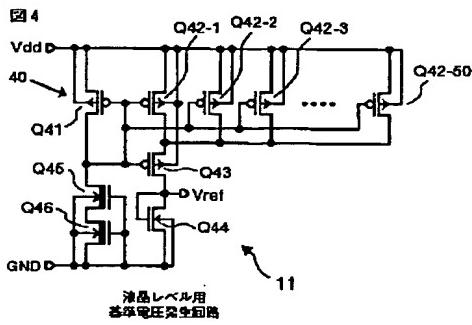
[図3]



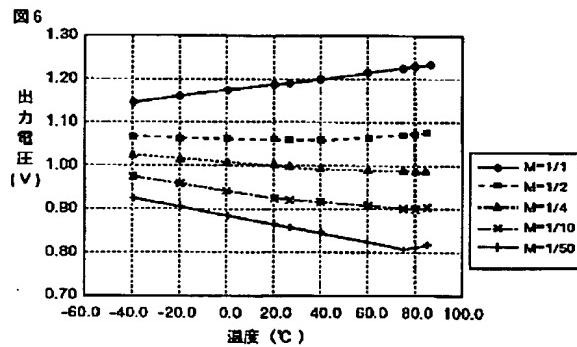
【図5】



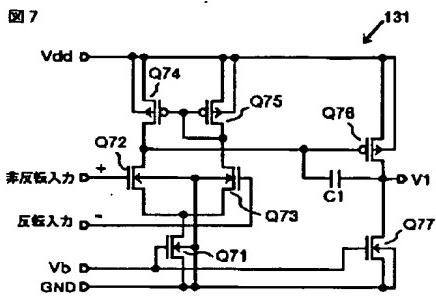
(図4)



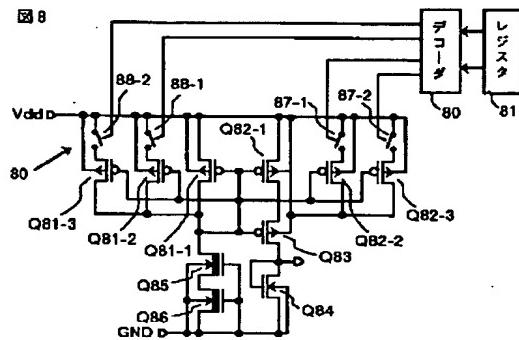
[図6]



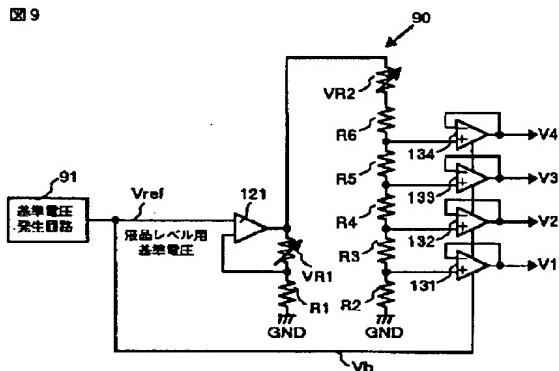
【図7】



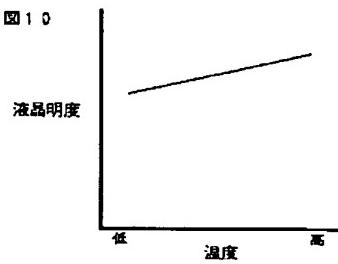
【図8】



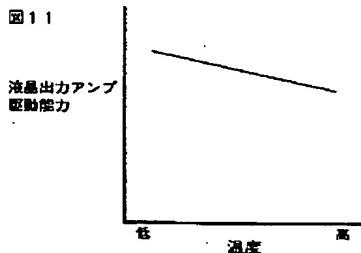
【図9】



【図10】



【図11】



フロントページの続き

(72)発明者 宮本 直樹
千葉県茂原市早野3681番地 日立デバイス
エンジニアリング株式会社内

(72)発明者 山本 勝彦
千葉県茂原市早野3681番地 日立デバイス
エンジニアリング株式会社内

(72)発明者 遠藤 一哉
千葉県茂原市早野3681番地 日立デバイス
エンジニアリング株式会社内
(72)発明者 大門 一夫
東京都小平市上水本町五丁目20番1号 株
式会社日立製作所半導体グループ内

F ターム(参考) ZH093 NC01 NC03 NC57 ND44
SC006 AF50 BB11 BC03 BC12 BC20
BF25 BF27 BF34 BF38 BF43
EB05 FA19
SC080 AA10 BB05 DD20 FF03 JJ02
JJ03 JJ05 KK07